

4. Память микропроцессорной системы

Для хранения информации в микропроцессорных системах используются запоминающие устройства на основе полупроводниковых материалов, а также магнитные и оптические внешние носители. Внутренняя память компьютера представлена в виде отдельных интегральных микросхем (ИМС), собственно памяти и элементов, включенных в состав других ИМС, не выполняющих непосредственно функцию хранения программ и данных – это и внутренняя память центрального процессора, и видеопамять, и контроллеры различных устройств [2, 5, 6, 9].

Для создания элементов запоминающих устройств, в основном, применяют СБИС со структурой МДП (металл–диэлектрик–полупроводник) на основе кремния (в связи с тем, что в качестве диэлектрика чаще всего используют его оксид SiO_2 , то их обычно называют МОП-структурами (металл–оксид–полупроводник)).

Для функционирования компьютерной системы необходимо наличие как оперативного запоминающего устройства (ОЗУ), так и постоянного запоминающего устройства (ПЗУ), обеспечивающего сохранение информации при выключении питания. ОЗУ может быть статическим и динамическим, а ПЗУ – однократно или многократно программируемым.

Степень интеграции, быстродействие, электрические параметры ЗУ при записи и хранении информации, помехоустойчивость, долговременная стабильность, стабильность к внешним неблагоприятным факторам при функционировании и т. д. зависят от физических принципов работы приборов, применяемых материалов при производстве ИМС и параметров технологических процессов при их изготовлении.

На развитие микропроцессорной техники решающее значение оказывает технология производства интегральных схем.

Полупроводниковые интегральные микросхемы подразделяются на биполярные ИМС- и МОП-схемы, причем первые – более быстродействующие, а вторые имеют большую степень интеграции, меньшую потребляемую мощность и меньшую стоимость. Цифровые микросхемы могут по идеологии, конструкторскому решению, технологии относиться к разным семействам, но выполнять одинаковую функцию, т. е. быть инвертором, триггером или процессором. Наиболее популярными семействами можно назвать у биполярных ИМС: ТТЛ (транзисторно-транзисторная логика), ТТЛШ (с диодами Шоттки), ЭСЛ (эмиттерно-связанная логика); у МДП: n-МОП и КМОП.

Базовым материалом для изготовления ИМС является кремний. Несмотря на то, что он не обладает высокой подвижностью носителей заряда, а значит приборы на его основе теоретически будут уступать по быстродействию приборам на основе арсенида галлия GaAs, однако система Si-SiO₂ существенно более технологична. С другой стороны, приборы на кремниевой основе (кремний – оксид кремния) обладают совершенной границей раздела Si-SiO₂, химической стойкостью, электрической прочностью и другими уникальными свойствами.

Технологический цикл производства ИМС включает:

- эпитаксиальное наращивание слоя на подготовленную подложку;
- наращивание слоя SiO₂ на эпитаксиальный слой;
- нанесение фоторезиста, маскирование и вытравливание окон в слое;
- легирование примесью путем диффузии или имплантацией;
- аналогично повторение операций для подготовки других легированных областей;
- повторение операций для создания окон под контактные площадки;
- металлизацию всей поверхности алюминием или поликремнием;
- повторение операций для создания межсоединений;
- удаление излишков алюминия или поликремния;
- контроль функционирования;
- помещение в корпус;
- выходной контроль.

Наиболее критичным для увеличения степени интеграции является процесс литографии, т. е. процесс переноса геометрического рисунка шаблона на поверхность кремниевой пластины. С помощью этого рисунка формируют такие элементы схемы, как электроды затвора, контактные окна, металлические межкомпонентные соединения и т. п. На первой стадии изготовления ИМС после завершения испытаний схемы или моделирования с помощью ЭВМ формируют геометрический рисунок топологии схемы. С помощью электронно-лучевого устройства или засветки другим способом топологический рисунок схемы последовательно (уровень за уровнем) можно переносить непосредственно на поверхность кремниевой пластины, но чаще на фоточувствительные стеклянные пластины, называемые фотошаблонами. Между переносом топологического рисунка с двух шаблонов могут быть проведены операции ионной имплантации, загонки, окисления и металлизации. После экспонирования пластины помещают в раствор, который проявляет изображение в фоточувствительном материале – фоторезисте.

Увеличивая частоту колебаний световой волны, можно уменьшить ширину линии рисунка, т. е. сократить размеры интегральных схем. Но возможности этой технологии ограничены, поскольку рентгеновские лучи трудно сфокусировать. Один из вариантов – использовать сам свет в качестве шаблона (так называемое позиционирование атомов сфокусированным лазерным лучом). Этим способом, осветив двумя взаимно перпендикулярными лазерными пучками, можно изготовить решетку на кремниевой пластине из хромированных точек размером 80 нм. Сканируя лазером поверхность для создания произвольного рисунка интегральных наносхем, теоретически можно создавать схемы с шириной линии рисунка в 10 раз меньшей, чем сегодняшние. Второе ограничение при литографии накладывает органическая природа фоторезиста. Путь ее решения – применение неорганических материалов, например оксидов ванадия.

Физические процессы, протекающие в изделиях микроэлектроники (и в микросхемах памяти тоже), технология изготовления и конструктивные особенности ИМС высокой степени интеграции могут влиять на архитектуру и методы проектирования ЭВМ и систем. Естественно, уменьшение геометрических размеров транзисторов приводит к увеличению электрических полей, особенно в районе стока. Это может привести к развитию лавинного пробоя и, как следствие, к изменению выходной ВАХ МОП-транзистора:

- включению паразитного биполярного транзистора (исток–подложка–сток);
- неравномерному зарядению диэлектрика у стока;
- деградации приповерхностной области полупроводника;
- пробоем диэлектрика.

Поэтому необходимо уменьшение напряжения питания СБИС до 3.6, 3.3, 3 В и т. п. При этом известно, что блок питания компьютера обеспечивает обычно напряжения +5В, +12В, –12В.

Однако инжекция и зарядение диэлектрика – не всегда процесс отрицательный или паразитный. Уменьшение напряжения записи информационного заряда в репрограммируемых ЗУ ниже 12 В позволяет их программировать внутри микропроцессорной системы, а не специальным устройством (программатором). Тогда для разработчика открываются большие возможности для программирования не только адреса микросхем контроллера или адаптера в пространстве устройств ввода/вывода или номера прерывания, но и творить необходимое устройство самому (если иметь такую ИМС). Однако отметим, что кроме "хозяина" это может сделать и компьютерный вирус, который будет, естественно, разрушать, а не созидать что-либо.

4.1. Основные характеристики полупроводниковой памяти

Полупроводниковая память имеет большое число характеристик и параметров, которые необходимо учитывать при проектировании систем [2, 5, 6, 9]:

1. Емкость памяти определяется числом бит хранимой информации. Емкость кристалла обычно выражается также в битах и составляет: 1024 бита, 4 кбит, 16 кбит, 64 кбит и т. п. Важной характеристикой кристалла является информационная организация кристалла памяти $M \times N$, где M – число слов, N – разрядность слова. Например, кристалл емкостью 16 кбит может иметь различную организацию: 16 кбит \times 1, 4 кбит \times 4, 2 кбит \times 8. При одинаковом времени обращения память с большей шириной выборки обладает большей информационной емкостью.

2. Временные характеристики памяти.

Время доступа – временной интервал, определяемый от момента, когда центральный процессор выставил на шину адреса адрес требуемой ячейки памяти и послал по шине управления приказ на чтение или запись данных, до момента осуществления связи адресуемой ячейки с шиной данных.

Время восстановления – это время, необходимое для приведения памяти в исходное состояние после того, как ЦП снял с ША – адреса, с ШУ – сигнал "чтение" или "запись" и с ШД – данные.

3. Удельная стоимость запоминающего устройства определяется отношением его стоимости к информационной емкости, т. е. определяется стоимостью бита хранимой информации.

4. Потребляемая энергия (или рассеиваемая мощность) приводится для двух режимов работы кристалла: режима пассивного хранения информации и активного режима, когда операции записи и считывания выполняются с номинальным быстродействием. Кристаллы динамической МОП-памяти в резервном режиме потребляют примерно в десять раз меньше энергии, чем в активном режиме. Наибольшее потребление энергии, не зависящее от режима работы, характерно для кристаллов биполярной памяти.

5. Плотность упаковки определяется площадью запоминающего элемента и зависит от числа транзисторов в схеме элемента и используемой технологии. Наибольшая плотность упаковки достигнута в кристаллах динамической МОП-памяти.

6. Допустимая температура окружающей среды обычно указывается отдельно для активной работы, для пассивного хранения информации и для нерабочего состояния с отключенным питанием.

Указывается тип корпуса, если он стандартный, или чертеж корпуса с указанием всех размеров, маркировкой и нумерацией контактов, если корпус новый. Приводятся также условия эксплуатации: рабочее положение, механические воздействия, допустимая влажность и др.

4.2. Постоянные запоминающие устройства

Программируемые постоянные запоминающие устройства (ППЗУ) делятся на однократно программируемые (например, биполярные ПЗУ с плавкими соединениями) и рассматриваемые здесь многократно электрически программируемые МОП ПЗУ. Это полевой транзистор с плавающим затвором и МДОП-транзистор (металл–диэлектрик–оксид–полупроводник). Обычно в качестве диэлектрика используют нитрид кремния [2, 5, 6, 9].

4.2.1. Полевой транзистор с плавающим затвором

Конструкция и обозначение полевого транзистора с плавающим затвором представлены на рис. 14.

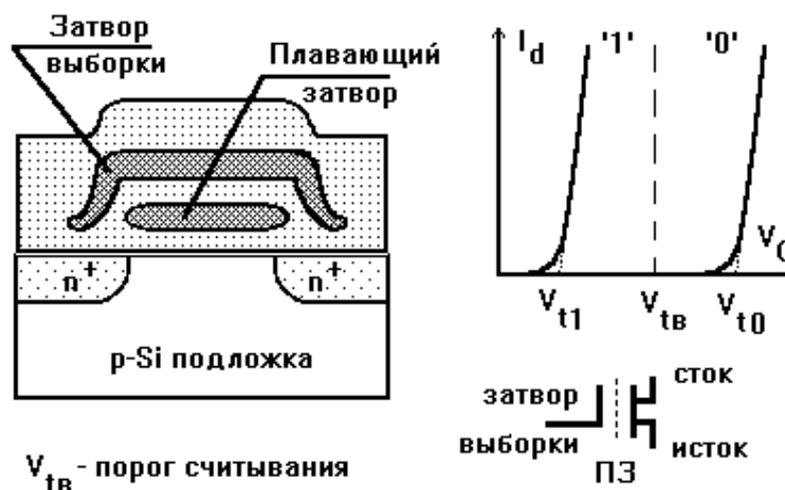


Рис. 14. МОП-транзистор с плавающим затвором

Это р-канальный нормально закрытый МОП-прибор. Здесь же показаны вольт-амперные характеристики (ВАХ) транзистора в состоянии логической единицы и нуля (до и после записи информационного заряда). Плавающий затвор представляет собой область поликремния, окруженную со всех сторон диэлектриком, т. е. он электрически не связан с другими электродами и его потенциал "плавает". Обычно толщина нижнего диэлектрического слоя составляет десятки ангстрем.

Это позволяет в сильном электрическом поле инжектировать электроны в плавающий затвор:

или сквозь потенциальный барьер Si-SiO₂ путем квантовомеханического туннелирования;

или над барьером "горячих" носителей, разогретых в поперечном или продольном поле при пробое кремниевой подложки.

Положительное смещение на верхнем затворе (относительно полупроводниковой подложки) вызовет накопление электронов в плавающем затворе при условии, что утечка электронов через верхний диэлектрический слой мала. Величина заряда Q , накопленного за время t , а значит и пороговое напряжение, определяется как

$$Q = \int J(t)dt, \quad (5)$$

где $J(t)$ – величина инжекционного тока в момент времени t .

Лавинный пробой подложки вблизи стока может приводить к неоднородной деградации транзистора и, как следствие, к ограничению по числу переключений элемента памяти. МДП-транзистор с плавающим затвором (рис. 15) может быть использован в качестве элемента памяти с временем хранения, равным времени диэлектрической релаксации структуры, которое может быть очень велико и, в основном, определяется низкими токами утечки через барьер Si-SiO₂ ($\Phi_e = 3.2$ эВ). Φ_e – высота потенциального барьера. Такой элемент памяти обеспечивает возможность непрерывного считывания без разрушения информации, причем запись и считывание могут быть выполнены в очень короткое время.

4.2

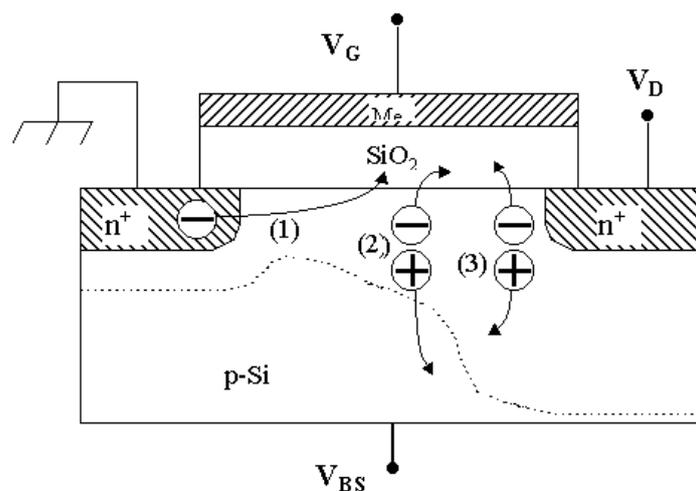


Рис. 15. Инжекция горячих электронов в диэлектрик МДП-транзистора и другие процессы, проходящие при лавинном пробое подложки

МНОП-транзистор

На рис. 16 приведена конструкция МНОП-транзистора (металл – нитрид кремния – оксид кремния – полупроводник). Эффект памяти основан на изменении порогового напряжения транзистора при наличии захваченного в подзатворном диэлектрике положительного или отрицательного заряда, который хранится на глубоких (1.3–1.5 эВ) ловушках в нитриде кремния вблизи границы $\text{SiO}_2\text{--Si}_3\text{N}_4$.

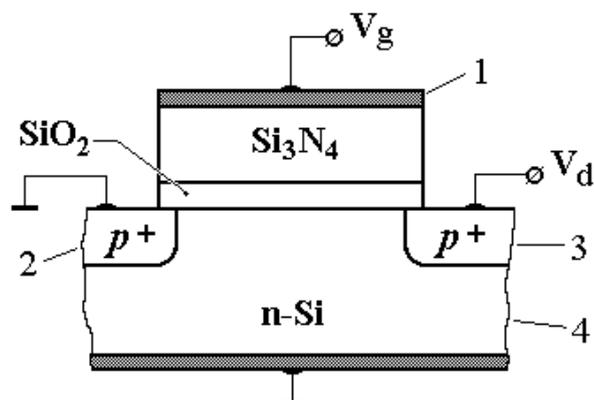


Рис. 16. Конструкция МНОП-транзистора:
1 – металлический затвор; 2,3 – области истока и стока, соответственно; 4 – подложка

Запись информационного заряда (см. рис. 17) происходит так же, как и в МОП-транзисторе с плавающим затвором. Высокая эффективность захвата электронов (или дырок) связана с большим сечением захвата на ловушки (порядка $10\text{--}13\text{ см}^2$) и с большой их концентрацией (порядка 10^{19} см^{-3}).

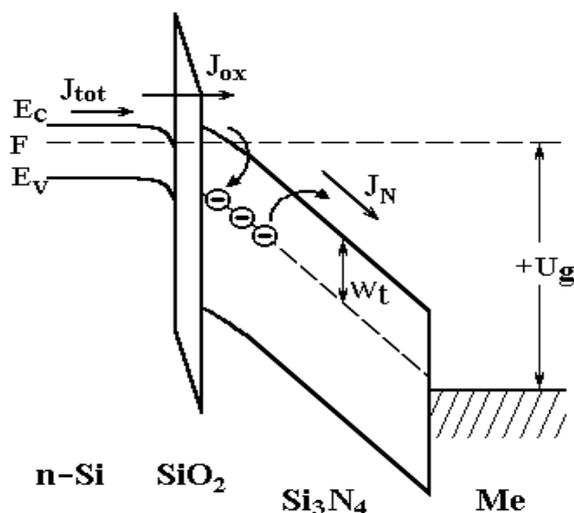


Рис. 17. Операция записи в МНОП-структуре (зонная диаграмма)

Ток в окисле J_{ox} – туннельный ток инжекции, ток J_N – ток сквозной проводимости в нитриде. В случае прямого туннелирования электронов в зону проводимости SiO₂ сквозь треугольный барьер плотность тока определяется уравнением Фаулера–Нордгейма:

$$J_{ox} = AE^2 \cdot \exp\left(-\frac{E_o}{E}\right), \quad (6)$$

где A – константы, E – напряженность электрического поля. По мере накопления заряда поле на контакте уменьшается, что приводит к уменьшению скорости записи. Эффективность записи зависит также и от тока сквозной проводимости в нитриде.

Стирание информации (возврат структуры в исходное состояние) может осуществляться:

- ультрафиолетовым излучением с энергией квантов более 5.1 эВ (ширина запрещенной зоны нитрида кремния) через кварцевое окно;
- подачей на структуру импульса напряжения, противоположного по знаку записываемому.

В соответствии с ГОСТом, такие ИМС имеют в своем названии литеры РФ и РР, соответственно. Время хранения информации в МНОП-транзисторе обусловлено термической эмиссией с глубоких ловушек и составляет порядка 10 лет в нормальных условиях. Основными факторами, влияющими на запись и хранение заряда, являются электрическое поле, температура и радиация. Количество электрических циклов *запись-стирание* обычно не менее 10⁵.

4.3. Оперативные запоминающие устройства

Полупроводниковые запоминающие устройства подразделяются на ЗУ с произвольной выборкой и ЗУ с последовательным доступом. ЗУПВ подразделяются на [5, 6, 9]:

- статические оперативные запоминающие устройства (СОЗУ);
- динамические оперативные запоминающие устройства (ДОЗУ).

ЗУ с последовательным доступом подразделяются на:

- регистры сдвига;
- приборы с зарядовой связью (ПЗС).

В основе большинства современных ОЗУ лежат комплиментарные МОП (КМОП) ИМС, которые отличаются малой потребляемой мощностью. Это достигается применением пары МОП-транзисторов с разным типом канала: n-МОП и p-МОП. Как видно на рис. 18, в КМОП-инверторе как при низком, так и при высоком уровне сигнала на входе

один из транзисторов закрыт. Поэтому потребление энергии происходит только при переключении "1" в "0" (и обратно).

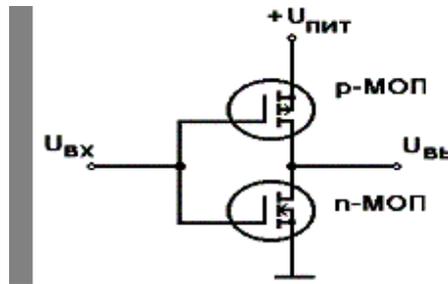


Рис. 18. Схема КМОП-инвертора

Чтобы реализовать на подложке n-типа не только p-канальный транзистор, но и n-канальный, последний изготавливается в так называемом *кармане*, как показано на рис. 19.

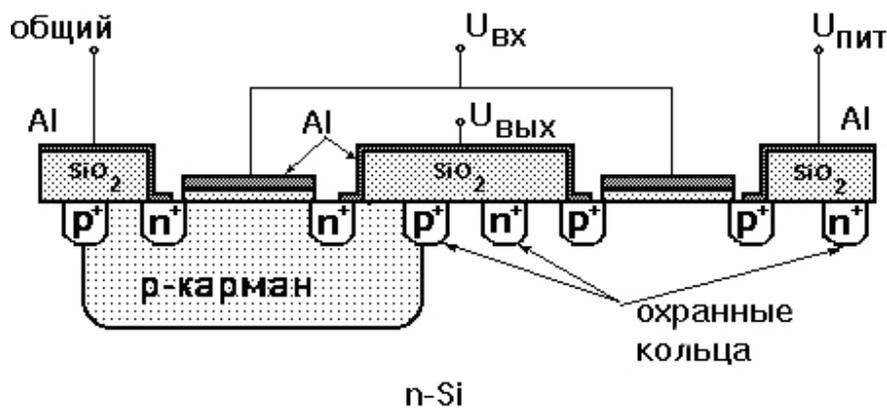


Рис. 19. Конструкция инвертора на КМОП-транзисторах

Аналогично на четырех МОП-транзисторах (2 n-МОП и 2 p-МОП, включенных параллельно и последовательно) можно построить и другие базовые логические элементы "И" и "ИЛИ" и, соответственно, на их основе строятся все другие более сложные логические схемы.

Как известно, быстродействие МОП-транзисторов в первую очередь ограничивается большой входной емкостью затвор-исток (подложка). Уменьшение геометрических размеров приборов (площади затвора и длины канала) при увеличении степени интеграции увеличивает граничную частоту.

Малое потребление энергии позволяет использовать КМОП интегральные микросхемы с питанием от микробатареи как ПЗУ, где располагается часть операционной системы, которая осуществляет начальную загрузку всей системы (программа Setup).

4.3.1. Статические запоминающие устройства

Элементарной ячейкой статического ОЗУ с произвольной выборкой является триггер на транзисторах Т1–Т4 (рис. 20) с ключами Т5–Т8 для доступа к шине данных. Причем Т1–Т2 – это нагрузки, а Т3–Т4 – нормально закрытые элементы [5, 6, 9].

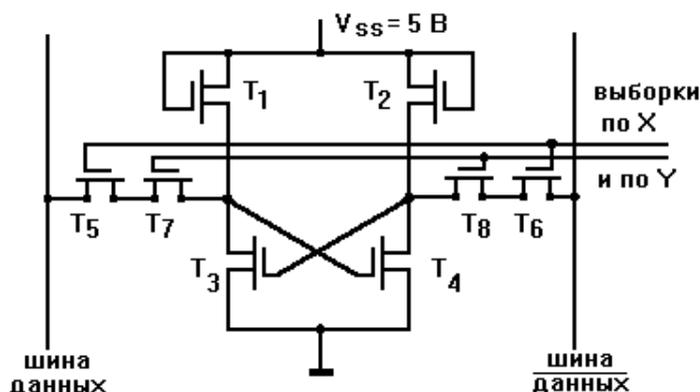


Рис. 20. Ячейка статического ОЗУ

Сопротивление элементов Т1–Т2 легко регулируется в процессе изготовления транзистора путем подгонки порогового напряжения при легировании поликремниевого затвора методом ионной имплантации. Количество транзисторов (6 или 8) на ячейку зависит от логической организации памяти микропроцессорной системы.

4.3.2. Динамические запоминающие устройства

В отличие от статических ЗУ, которые хранят информацию пока включено питание, в динамических ЗУ необходима постоянная регенерация информации. Однако при этом для хранения одного бита в ДОЗУ нужны всего 1–2 транзистора и накопительный конденсатор (рис. 21) [5, 6, 9]. Такие схемы более компактны.

Естественно, что в микросхеме динамического ОЗУ есть один или несколько тактовых генераторов и логическая схема для восстановления информационного заряда, стекающего с конденсатора. Это несколько "утяжеляет" конструкцию ИМС.



Рис. 21. Запоминающая ячейка динамического ОЗУ

Чаще всего и СОЗУ, и ДОЗУ выполнены в виде ЗУ с произвольной выборкой, которые имеют ряд преимуществ перед ЗУ с последовательным доступом.

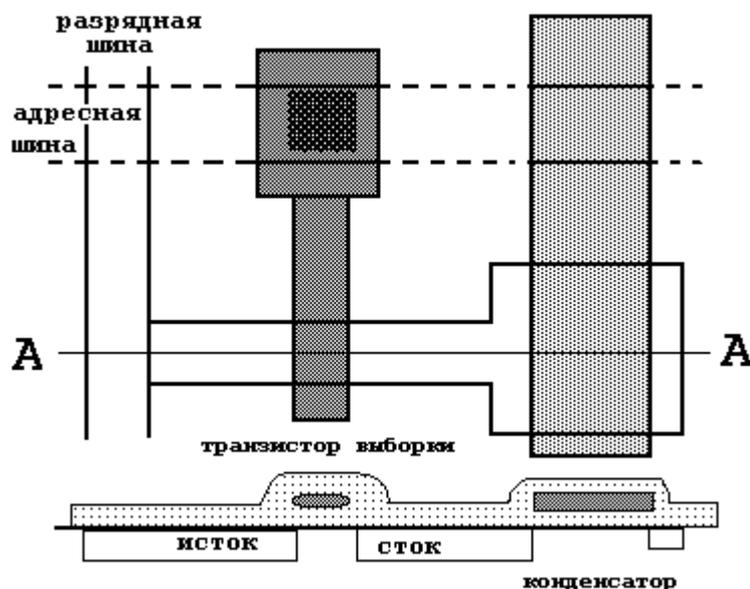


Рис. 22. Конструкция ячейки ДОЗУ (см. рис. 21, слева).
(Снизу представлен разрез схемы по линии А-А)